

科目コード	記号	科 目 名		
2379	SS43	計算機システムII: Computer Architecture II		
教 員 名	三宅 常時 MIYAKE joji			
学年	単位・時間	必修・選択	授業形態	単位種別
5S	1・100分	選択	講義・後期	学修単位
授 業 概 要	計算機システムIの学習によって得られた基本的かつ概括的知識を前提に、さらに、コンピュータシステムの構成で中心となる制御アーキテクチャ・命令実行順序制御・演算アーキテクチャ・割り込み等について、ハードウェアとソフトウェアの機能分担方式の観点から学習する。			
	到 達 目 標	評 価 方 法		
(1) 制御アーキテクチャが理解できる。 (2) 命令実行順序制御が理解できる。 (3) 演算アーキテクチャが理解できる。 (4) 割り込みが理解できる。		評価方法は、①中間試験、②期末試験により評価する。評価分配は、①50%、②50%とする。レポート提出の無い学生は再試験は行わない。		
学 習 ・ 教 育 目 標	(B)①	JABEE基準 1 (1)	(d)-(1)-②	
授 業 計 画	後 期			
	回	項 目	内 容	
	第 1	制御アーキテクチャ	配線論理制御のハードウェア構成について説明する。	
	第 2	制御アーキテクチャ	同期式制御と非同期式制御について説明する。	
	第 3	制御アーキテクチャ	マイクロプログラム制御方式についてについて説明する。	
	第 4	制御アーキテクチャ	マイクロ命令形式について説明する。	
	第 5	命令実行順序制御	ノイマン型コンピュータの命令実行順序制御について説明する。	
	第 6	命令実行順序制御	命令実行順序制御の高速化について説明する。	
	第 7	中間まとめ	1回から7回までの学習事項のまとめ	
	第 8	命令実行順序制御	命令パイプライン処理について説明する。	
	第 9	命令実行順序制御	命令レベル並列処理及びスーパースカラについて説明する。	
	第 10	演算アーキテクチャ	ALUのハードウェア構成について説明する。	
	第 11	演算アーキテクチャ	演算パイプライン処理について説明する。	
	第 12	OSと制御装置の接点	OSによるプロセス状態とプロセス制御ブロックについて説明する。	
	第 13	割り込み	割り込み処理について説明する。	
第 14	割り込み	割り込みと制御アーキテクチャについて説明する。		
第 15	まとめ	全体の学習事項のまとめ 授業評価アンケート		
関 連 科 目	計算機システムI			
教 科 書	コンピュータアーキテクチャの基礎 (柴山潔・近代科学社)			
参 考 書	コンピュータアーキテクチャ (ヘネシー&パターソン・日経BP社)			
授 業 評 価 ・ 理 解 度	最終回に授業評価アンケートを行う。			
副 担 当 教 員				
備 考	計算機システムIの知識を前提とする。			