

科目名	学年	単位	授業時間	科目区分	授業形態	学修単位		
計算機工学 : Computer Architecture	5S	2	100分x30回	必修	講義・通年	○		
教員名	三宅 常時 MIYAKE joji							
授業概要	現代のコンピュータシステムは、ハードウェアとソフトウェアの両機能によって構成されている。本講義では、コンピュータシステムにおけるハードウェアとソフトウェアの機能分担方式を「コンピュータアーキテクチャ」と定義し、その基本的な設計手順や構成方法について理解する。							
到達目標			評価方法					
(1)コンピュータの基本アーキテクチャが理解できる。(2)コンピュータのパイプラインアーキテクチャの構成が理解できる。(3)コンピュータの演算アーキテクチャが理解できる。(4)コンピュータのメモリアーキテクチャが理解できる。			評価方法は、①中間試験、②期末試験により評価する。評価分配は、①50%、②50%とする。自学自習の評価は定期試験により行う。レポート提出の無い学生は再試験は行わない。					
学習・教育目標		(B)	JABEE基準1(1)		(d)-(1)-②			
授 業 計 画	回	項目	内 容		回	項目	内 容	
	第1	基本アーキテクチャ	講義の概要とその進め方および評価方法について説明する。		第16	メモリアーキテクチャ	メモリアーキテクチャについて説明する。	
	第2	基本アーキテクチャ	コンピュータの制御装置の構成と基本動作について説明する。		第17	メモリアーキテクチャ	メモリ装置について説明する。	
	第3	基本命令セットアーキテクチャ	基本命令セットアーキテクチャについて説明する。		第18	SRAM	バイポーラ型SRAMについて説明する。	
	第4	基本命令セットアーキテクチャ	命令形式について説明する。		第19	SRAM	MOS型SRAM(NMOS)について説明する。	
	第5	基本命令セットアーキテクチャ	命令コードとオペランドについて説明する。		第20	SRAM	CMOSについてについて説明する。	
	第6	基本命令セットアーキテクチャ	アドレス指定モードについて説明する。		第21	SRAM	MOS型SRAM(CMOS)について説明する。	
	第7	前期中間まとめ	第1回から第7回までの学習事項のまとめ		第22	後期中間まとめ	第16回から第21回までの学習事項のまとめ	
	第8	制御アーキテクチャ	配線論理制御とマイクロプログラム制御について説明する。		第23	演算アーキテクチャ	CMOSによる全加算器について説明する。	
	第9	パイプラインアーキテクチャ	命令パイプライン処理について説明する。		第24	DRAM	MOS型DRAMについて説明する。	
	第10	パイプラインアーキテクチャ	ALUのハードウェア構成について説明する。		第25	DRAM	DRAMについて説明する。	
	第11	パイプラインアーキテクチャ	演算パイプライン処理について説明する。		第26	ROM	EPROMの原理について説明する。	
	第12	パイプラインアーキテクチャ	命令レベル並列処理及びスーパースカラについて説明する。		第27	ROM	EEPROMの原理について説明する。	
	第13	パイプラインアーキテクチャ	ストールとハザードについて説明する。		第28	メモリアーキテクチャ	メインメモリについて説明する。	
	第14	パイプラインアーキテクチャ	遅延分岐と分岐予測について説明する。		第29	メモリアーキテクチャ	仮想メモリについて説明する。	
第15	前期末まとめ	第8回から14回までの学習事項のまとめ		第30	まとめ	全体の学習事項のまとめと授業評価アンケート調査を行う。		
自学自習の内容	授業内容についての課題を課す。							
関連科目	情報工学、通信工学							
教科書	コンピュータアーキテクチャの基礎(柴山潔・近代科学社)							
参考書	コンピュータアーキテクチャ(ヘネシー&パターソン・日経BP社)							
授業評価・理解度	最終回に授業評価アンケートを行う。							
副担当教員								
備考								